

# A Novel Approach for Yield Optimization

Vazgen S. Karapetyan

Ponte Solutions Inc.,  
Russian-Armenian (Slavonic) State University,  
e-mail vazgen.karapetyan@pontesolutions.com

## Abstract

In this paper a novel approach for yield optimization is presented. While there are different types of defects or other issues affecting the yield, only the "extra conductive material" type (potentially causing shorts circuits) is studied. The approach tends to improve the yield of the IC layout by reducing the area which is sensitive to random defects, the so-called critical area.

## References

- [1] R. Baldick, A. Kahng, A. Kennings, and I. Markov. "Efficient Optimization by Modifying the Objective Function". *IEEE Transactions on Circuits and Systems*, Vol 48, No 8:947–957, 2001.
- [2] C. Bamji and R. Varadarajan. "*Leaf Cell and Hierarchical Compaction Techniques*". Kluwer Academic Publishers, 1997.
- [3] A. V. Ferris-Prabhu. "*Introduction to Semiconductor Device Yield Modeling*". Artech House Publishers, 1992.
- [4] I. Koren. "Defect Tolerance in VLSI Circuits: Techniques and Yield Analysis". *Proceedings of the IEEE*, Vol 86, No 9:1817–1836, September, 1998.
- [5] Ch. Weber, V. Sankaran, K.W. Tobin, and G. Scher. "Quantifying the Value of Ownership of Yield Analysis Technologies". *IEEE Transactions on Semiconductor Manufacturing*, Vol 15, No 4:411–419, November, 1998.

Պիտանի արտադրանքի օպտիմալացման  
մի նոր մոտեցման մասին

Վ. Կարապետյան

Ամփոփում

Աշխատանքում ներկայացված է ԳՄԻՍ արտադրական խտսանի նվազեցման մի մոտեցման նկարագրություն: Գիտարկվում են հատուկ տիպի պատահական

դեֆեկտները և դրանցով պայմանավորված ”կարճ միացում” տեսակի խափանումները: Ուսումնասիրվում է դրանց պատճառը և առաջարկվում է ԳՄՄ տեղադրությունը փոխելու միջոցով պիտանի արտադրանքի չափի մեծացման մի մոտեցում: